

애플리케이션 노트

AN2101

Revision:	KOR-01
발행일:	2023-12-05
작성자:	Dr. Arendt Wintrich, Grady
결재자:	Dr. Uwe Scheuermann, Kendrick

키워드: 전력 사이클, 수명, IGBT 모듈

IGBT 제품 라인별 파워 사이클 모델

- 1. 서론..... 1
 - 1.1 파워 사이클의 고장 모드..... 1
 - 1.2 시험 절차, 고장 기준 및 통계..... 2
 - 1.3 PC 수명 모델링의 역사..... 2
 - 1.4 PC 수명 모델의 기준..... 2
 - 1.5 유효성..... 2
- 2. 전력 사이클 수명 모델..... 3
 - 2.1 수명 모델식..... 3
 - 2.2 시간 의존도 t_{on} 3
 - 2.3 중간 온도 T_{jm} 에서의 의존성..... 4
 - 2.4 지수로 기술한 낮은 ΔT_j 동작 β 4
 - 2.5 칩 두께 $k_{thickness}$ 5
 - 2.6 칩 사이즈 및 모듈 면적 활용비..... 5
- 3. 전력 사이클 통계데이터..... 6
 - 3.1 구리 베이스플레이트, 솔더링 칩 및 알루미늄 본드 와이어 장착 모듈..... 6
 - 3.2 구리 베이스플레이트, 솔더링 칩 및 알루미늄 본드 와이어 미장착 모듈..... 7
 - 3.3 구리 베이스플레이트, 단일 사이드 소결 칩 및 알루미늄 본드 와이어 미장착 모듈..... 8

1. 서론

SEMİKRON DANFOSS 는 이 애플리케이션 노트를 통해 와이어 본드 칩이 장착된 전력 반도체 모듈의 새로운 파워 사이클(PC) 통계 자료를 소개합니다. 이 애플리케이션 노트에서 다루는 고장 모드는 칩 솔더링 피로, 본드 와이어 힐 균열 또는 리프트 오프(lift-off) 및 이후 상단 금속부의 성능 저하 등입니다. 제시된 곡선은 베이스 플레이트 솔더링에 응력과 성능 저하를 가져오는 능동 및 수동 온도 사이클은 다루지 않습니다.

1.1 파워 사이클의 고장 모드

파워 사이클링 고장은 수명 종료(End of Life: EOL) 고장입니다. 파워 사이클링은 패키지 내부의 반도체 칩이 전류 부하가 가해지고 전류 흐름에 의해 발생하는 손실에 의해 가열될 때 발생합니다. 가열 단계에서 패키지 내부에 온도 차이가 생깁니다. 전류를 차단하면 칩이 냉각되고 온도 차이가 사라집니다. 사용된 재료의 서로 다른 CTE 와 결합한 상승 및 하강으로 재료 연결부에 응력을 가하고 반도체 패키지의 마모를 초래합니다. 어떤 고장 모드(칩 솔더링 또는 본드 와이어)가 먼저 촉발될지는 온도 차이에 따른 온도의 기울기와 사이클 기간에 따라 달라집니다. 고장 메커니즘에 대한 자세한 내용은 [2]를 참조하십시오.

1.2 시험 절차, 고장 기준 및 통계

이러한 고장을 트리거 하기 위한 시험은 낮은 시간 범위 초단위의 t_{on} 를 이용한 고속 파워 사이클(PC_{sec} 라고도 함) 및 최대 수분에 이르는 $t_{on} > 15s$ 인 저속 파워 사이클(PC_{min} 라고도 함) 입니다. 일반적으로 이러한 테스트는 정전류를 일정 시간 t_{on} 동안 시험 대상 장치(DUT)에 인가하고 전도 손실이 장치를 가열시키는 DC 시험입니다. 이와 더불어 SEMİKRON DANFOSS 는 전도도 및 스위칭 손실을 사용하여 단시간에 반도체를 가열하는 인버터 시험을 실시했습니다.

SEMİKRON DANFOSS 제품의 시험 전략은 실제 애플리케이션 조건에 최대한 근접할 수 있도록 선택합니다. 이는 초기에 온도 스윙이 시간 t_{on} 및 부하 전류 IL 에 의해 설정되고, 이러한 매개변수가 온도 스윙의 진화에 관계없이 테스트 동안 일정하게 유지되도록 하는 것입니다. "솔더링 피로 → 높은 R_{th} → 높은 ΔT_j " 또는 대체 "본드 와이어 리프트 오프 → 높은 순방향 전압 → 높은 손실 → 높은 ΔT_j " 와 같은 DUT 의 노후화가 스트레스를 증가시키고 노후 효과를 가속화합니다. 부하 매개변수를 일정하게 유지해야 하는 이유는 실제 애플리케이션에서 어떠한 성능 저하도 온도 스윙을 일정하게 유지하도록 적용되지 않기 때문입니다. [5] 에 따르면, 이 전략이 DUT 에 가장 큰 스트레스를 주는 것으로 나타났습니다.

EOL 에 이르는 고장 기준은 순방향 전압(V_f , V_{CE} 또는 V_{DS}), R_{th} 혹은 온도 스윙 ΔT 이 초기값 대비 각각 20% 증가하는 것입니다. 웨이블(Weibull) 통계를 시험 결과에 적용하여 고장 확률을 계산합니다. 이 문서에 제공된 PC 통계 수치에 따르면 고장 확률이 15% 입니다.

1.3 PC 수명 모델링의 역사

과거 1990 년대 후반부터 가장 인기가 있었던 모델은 LESIT [3] 연구에서 발표된 것으로 정선 온도 스윙에 추가되는 중간 정선 온도 이후 주기 수의 의존도 $T_{jm} = \frac{T_{j(max)} + T_{j(min)}}{2}$ 를 소개했습니다. 애플리케이션 매뉴얼 [2] 의 곡선은 조정 기술 계수 A 에 의해 이 모델에서 도출되었습니다. 2008 년 CIPS 컨퍼런스 [4]에서 전류 밀도, 펄스 지속 시간, 전압 등급(칩 두께 관련) 및 본드 와이어 직경 등과 같은 추가적인 변수들을 고려한 모델이 하나 발표되었습니다.

2013 년 PCIM 컨퍼런스 [6] 및 2017 년 ESREF 컨퍼런스 [7]에서 솔더링 피로와 본드 와이어 리프트 오프/힐 균열 관련 고장 모드를 분리할 수 있는 일련의 시험 결과가 발표되었습니다. 이는 전력 모듈 개선에 중요하며, 후면 Ag 소결 칩 및 AI 본드 와이어와의 전면 접촉부에 사용되는 SKiM63-Model 의 베이스입니다. 또한 이 모델은 여기서도 사용되는 보다 광범위한 on 시간에 대한 시간 의존도 함수를 제공합니다.

1.4 PC 수명 모델의 기준

아래에서 설명할 PC 수명 모델은 SEMİKRON DANFOSS 및 기타 제휴사의 연구자가 발표한 연구 결과와 제품 적합성 및 수명 모델 검증 시 SEMİKRON DANFOSS 가 생성된 광범위한 데이터 베이스를 결합합니다. 이 데이터베이스는 아래의 내용으로 구성됩니다.

- 과거 수 년 간 전력 사이클 시험에서 응력을 가한 약 1,000 개의 DUT 를 고려함
- 그 중 60% 이상에 대해 EOL 까지 시험 실시 나머지 40%의 DUT 는 시험 중 고장이 발생하지 않았으나 시험 설정에서 60%에 속한 장치 중 하나의 고장 발생으로 중지해야 했습니다
- 베이스플레이트 장착 여부에 따른 모듈 시험
- 600V ~ 1700V 의 전압 등급
- MOSFET 또는 쇼트키(Schottky) 다이오드와 같은 IGBT, CAL 다이오드, 정류기 및 SiC 장치
- 70 μ m ~ 310 μ m 의 칩 두께
- DC 시험의 경우 0.07s ~ 60s, 인버터 시험의 경우 0.04s ~ 0.5s 의 t_{on} 시간(스위칭 손실이 있는 AC)
- 50K ~ 120K(DC 시험) 및 30K ~ 63K(인버터 시험)의 ΔT_j
- $T_{jm} = 333K \dots 400K$ (32°C ... 127°C) 사이의 중간 온도

1.5 유효성

여기에 소개된 모델은 트랜지스터(IGBT, MOSFET)에 주로 사용되는 SEMİKRON DANFOSS 제품 라인에 유효하며, 어떤 경우에는 정류기에도 적합하지만 전면은 AI 본드 와이어 연결부, 칩의 후면에는 솔더 또는 Ag 씬터(sinter) 연결부가

장착됩니다. 그 이전에 발표된 전력 사이클 곡선, 특히 애플리케이션 매뉴얼[2]에 나와 있는 곡선은 더 이상 사용되지 않습니다. [2]의 곡선은 2000년대 초반의 지식 수준을 보여 줍니다. 한편, 많은 연구와 논문을 통해 다양한 작동 조건의 영향 매개변수와 상호 작용을 더욱 잘 이해할 수 있습니다.

2. 전력 사이클 수명 모델

2.1 수명 모델식

모델식은 시간 의존도 및 칩 두께 [6] [7]를 비롯하여 Arrhenius 항과 Coffin-Manson 법칙 [3]과 같이 오랫동안 확립된 전력 사이클 모델을 사용합니다. 모델식을 지수 β 를 사용하여 2개 항을 확장하여 낮은 ΔT_j 에서 N_f 이 추가로 증가합니다[10].

$$N_f = A_0 \cdot A_1^\beta \cdot \Delta T_j^{-\beta} \cdot \Delta T_j^a \cdot e^{\left(\frac{E_a}{k_B T_{jm}}\right)} \cdot \frac{C + t_{on}^\gamma}{C + 2^\gamma} \cdot k_{thickness}$$

$$\text{with } \beta = e^{\left(\frac{-(\Delta T_j - T_0)}{\lambda}\right)}$$

이 모델식은 매개변수를 약간 조정하면 모든 유형의 SEMİKRON DANFOSS 전력 모듈에 사용할 수 있습니다.

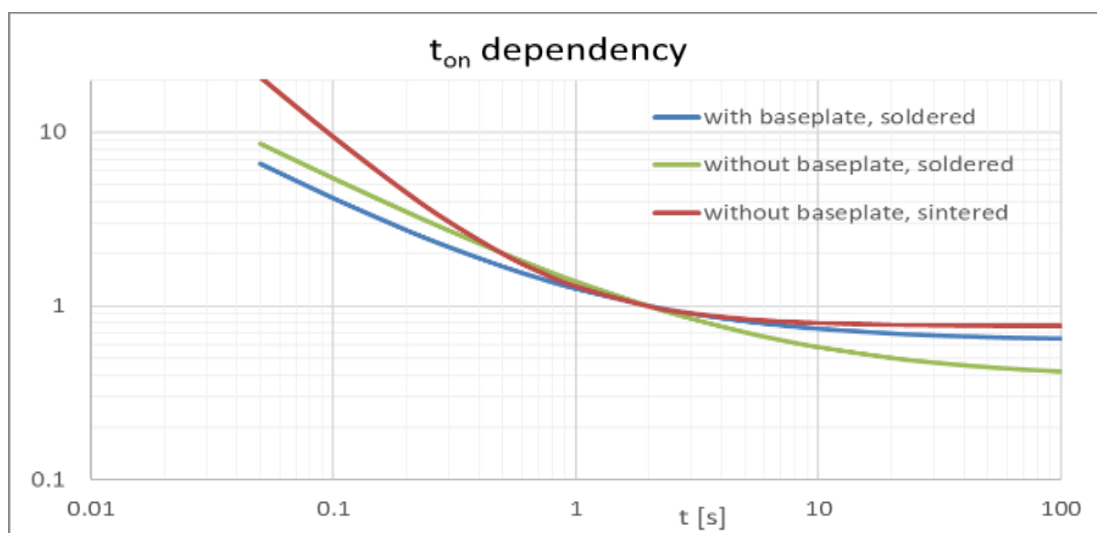
2.2 시간 의존도 t_{on}

초 단위 t_{on} 과 관련된 모델식의 항은 소결 및 와이어 본드 전력 모듈에 대한 SKiM63 수명 모델 [6]에 도입되었습니다. 매개변수 C 및 γ 를 사용하여 이 모델식을 다른 어셈블리 기술에 대한 시험 결과에 맞춰 조정하였습니다. 이 계수는 $t_{on}=2s$ 의 펄스 지속 시간(가열 시간)으로 정규화된 시간 의존 보정계수(scaling factor)입니다. 구리 베이스 플레이트가 있는 모듈의 경우, 전면 및 후면 칩 접점이 동일하지만 베이스 플레이트가 없는 모듈과 다른 의존성이 나타났습니다. 그 이유는 전력 모듈(베이스 플레이트 장착 혹은 미장착)의 구조에 따라 Y 및 X 방향의 모듈 내부 온도 차이와 미세 기계적 굽힘 동작이 다르기 때문일 수 있습니다. 또한 베이스 플레이트가 없는 모듈에서는 소형 칩이 사용되는 반면 베이스플레이트 모듈의 경우에는 보통 더 큰 칩이 사용됩니다.

그럼에도 불구하고 짧은 사이클의 경우 모든 경우에 사이클 수가 증가할 수 있는 반면, 긴 사이클의 경우 전력 사이클 역량이 낮아집니다. 이 함수는 30~60s의 시간 동안 최소값에 접근하며 [8]에서는 < 40ms의 시간 동안 사이클의 수가 추가로 증가할 것으로 예상되지 않는다고 기술하고 있습니다.

베이스플레이트 솔더의 피로는 베이스 플레이트가 있는 모듈에 대한 추가 고장 모드입니다. 이러한 노후화 과정은 여기서 PC 모델에 대해 고려되는 시험에서 관련된 고장 모드는 아니지만 특히 긴 사이클 기간(그림 2의 파란색 곡선)에서는 사이클의 수가 감소할 수 있습니다.

그림 1: 베이스플레이트 장착 유무에 따른 모듈의 전력 사이클 수의 시간 의존도

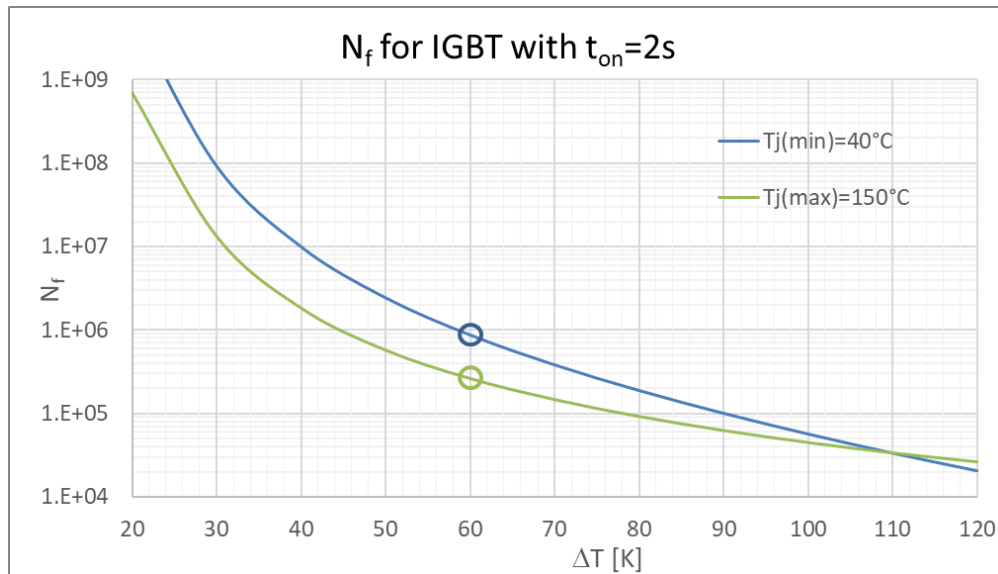


2.3 중간 온도 T_{jm} 에서의 의존

중간 온도는 $T_{jm} = \frac{T_{j(max)} + T_{j(min)}}{2}$ 로 정의되며, Kelvin 으로 표시하는 절대값으로 사용됩니다. 이것은 시간에 따른 평균온도가 아닙니다. 예를 들어 [3]에서 예측되고 [2] 에서 사용된 것과 같이 중간 온도의 영향은 훨씬 낮습니다. 이로 인해 특히 낮은 온도 수준에서 기존 모델들이 지금의 모델들에 비해 훨씬 높은 사이클 수를 예측하는 상황에 이를 수 있습니다.

가령, IGBT 가 애플리케이션에서 $\Delta T_j = 60K$ 의 온도 스윙에 의해 스트레스를 받으면, $T_{j(min)} = 40^\circ C$ ($40^\circ C \leftrightarrow 100^\circ C$)의 낮은 전환점에서 약 880k 사이클을 견딜 수 있습니다. 한편, 예상 사이클 수는 동일한 $\Delta T = 60K$ 및 $T_{j(max)} = 150^\circ C$ ($90^\circ C \leftrightarrow 150^\circ C$)의 높은 전환점에서는 약 260k 에 불과합니다 (그림 2 참조).

그림 2: 솔더링 칩의 중간 온도의 전력 사이클 수



2.4 지수 β 로 기술한 낮은 T_j 동작

몇몇 논문과 연구에서 "낮은 ΔT_j 에서 무슨 일이 생기는가?"라는 주제를 다뤘습니다 [8]. 시험 조건 및 트리거 된 고장 모드(솔더 피로)에 따라 N_f 의 증가가 보고되었습니다. 또한 기존에 사용된 PC 모델의 예측 수와 수년 동안 저주파와 낮은 ΔT_j 가령, $\Delta T_j = 30K$ 에서 작동하는 인버터의 현장 경험 사이에는 차이가 있는 것으로 나타났습니다. 이러한 고려에 따라 낮은 ΔT_j 로 이행하는 과정에서 사이클 수가 크게 증가한다고 추론하게 됩니다. 한가지 문제는 모델들이 소성 변형이 주로 나타나는 $\Delta T_j = 70K$ 및 $\Delta T_j = 110K$ 조건에서 실시한 가속시험에 기반하고 있다는 점입니다. 이러한 모델들이 탄성 변형이 점점 더 많이 발생하는 실제 애플리케이션에서 낮은 ΔT_j 에 적용됩니다[9]. 실제 테스트를 진행하면 수 년이 필요하므로 제품 적합성 평가를 위해 애플리케이션과 같은 조건에서 시험을 실시하는 것은 가능하지 않습니다.

이 이론을 뒷받침할 증거를 제공하고자 인버터 측의 IGBT 와 정류기 측의 다이오드에 응력을 가하는 백투백(back-to-back) 인버터를 사용하여 인버터 시험을 실시하였습니다. 사인파 함수의 전류 진폭은 80% 공칭 전류로 설정하고 추가적인 스위칭 손실을 통해 충분한 단시간 내에 원하는 ΔT_j 에 도달했습니다. 정확한 ΔT_j 를 설정하기 위하여 인버터 출력 주파수를 2Hz~10.5Hz 범위에서 변조하였습니다. 총 시험 기간은 1.5 년 입니다.

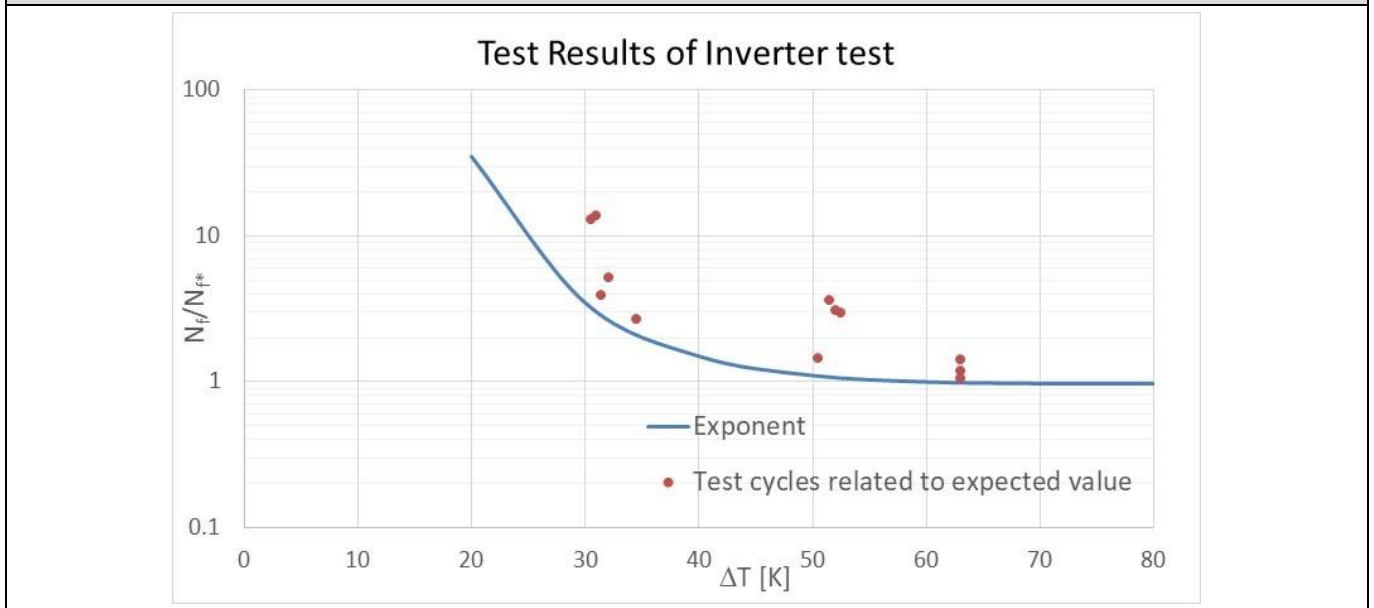
그림 3 의 시험 결과는 낮은 ΔT_j 효과없이 예상값 N_{fs} 과 관련하여 설정됩니다. N_{fs} 은 2.1 에 나온 전력 사이클 모델을 토대로 낮은 ΔT_j 확장($A_1 \cdot \Delta T_j^{-\beta}$) 없이 두께 계수와 시간 의존도를 고려하여 계산했습니다.

$$N_{fs} = A_0 \cdot \Delta T_j^a \cdot e^{\left(\frac{E_a}{k_B \cdot T_{jm}}\right)} \cdot \frac{C + t_{on}^\gamma}{C + 2\gamma} \cdot k_{thickness}$$

낮은 ΔT_j 방향으로 뚜렷한 증가를 확인할 수 있습니다(factor >1). 지수 β 와 함께 사용된 매개변수 A_1 , T_0 , λ 은 그림 3 의 파란색 곡선에서 얻었습니다.

인버터 시험에서 고장의 근본 원인은 칩 중앙에서 시작된 솔더(납땜) 피로였습니다. [7]에서 그 효과는 짧은 주기 시간과 관련이 있는 것으로 나타났습니다. 이는 높은 ΔT_j DC 시험과는 대조적인데, 이 시험에서는 납땜 피로가 칩의 코너와 엣지에서 시작합니다. 장치가 고장 났을 때 본드 와이어 접점은 그대로 있었지만 이미 심각한 손상이 발생했습니다.

그림 3: 예상치와 관련된 낮은 ΔT 에서 IGBT 및 다이오드의 인버터 시험 결과



2.5 칩 두께 $k_{thickness}$

[4]에서 전압 등급을 통해 간접적으로 소개되었기 때문에 칩 두께의 영향도 역시 관찰되었습니다. (전압 등급이 높은 IGBT 는 저전압 IGBT 에 비해 더 두껍습니다.) 칩이 두꺼울수록 강성이 높아 상호 연결부에 더 큰 응력을 가하며 일찍 고장 납니다. 다양한 칩 세대 및 공급업체별로 다르므로 전력 모듈 사용자가 칩 두께를 알 수 없습니다. 또한, 관찰한 650V 와 1200V IGBT 사이의 의존도는 매우 작는데 한 가지 시험 조건으로 전체 시험 결과를 검토하는 표준 편차보다 훨씬 적었습니다. 따라서 여기서는 두께를 그룹화 하여 모델을 보다 사용자 친화적으로 만듭니다. 상수 계수를 통해 두께를 모델로 구현합니다. SiC 장치의 경우 이 계수는 강성에 기여하는 두께뿐만 아니라 Si 에 비해 SiC 의 경우 계수 3 정도 더 높은 영률(탄성계수)과 같은 다른 소재 속성을 나타냅니다.

- Factor = 1 은 차단 전압이 $\leq 1200V$ 인 IGBT 에 사용됩니다.
- Factor = 0.65 는 1700V IGBT, CAL 다이오드 및 IGBT 모듈 하우징 내부의 정류기에 사용됩니다.
- Factor = 0.33 은 차단 전압이 $\leq 1200V$ 인 SiC 장치에 사용됩니다.

2.6 칩 사이즈 및 모듈 면적 활용비

전력 사이클 역량은 단일 칩의 면적에 크게 영향을 받지 않습니다. 이 말은 대형 150A 칩은 특정 ΔT_j 에서 소형 25A 칩과 사이클 수가 동일할 수 있다는 의미입니다. 이는 내부의 가용 모듈 면적의 활용에도 동일하게 적용됩니다. 모두 실리콘 칩만 장착한 모듈은 실리콘 칩을 일부만 장착한 동일 유형의 모듈과 사이클 수가 거의 같습니다 ([11]의 결과 참조). 따라서 전체 제품군에 동일한 공식을 적용할 수 있으며 공칭 전류의 고저로 모듈을 구분할 필요가 없습니다.

3. 전력 사이클 통계데이터

부분적으로 다른 세 가지 매개 변수 집합이 다양한 어셈블리 기술 유형에 사용됩니다.

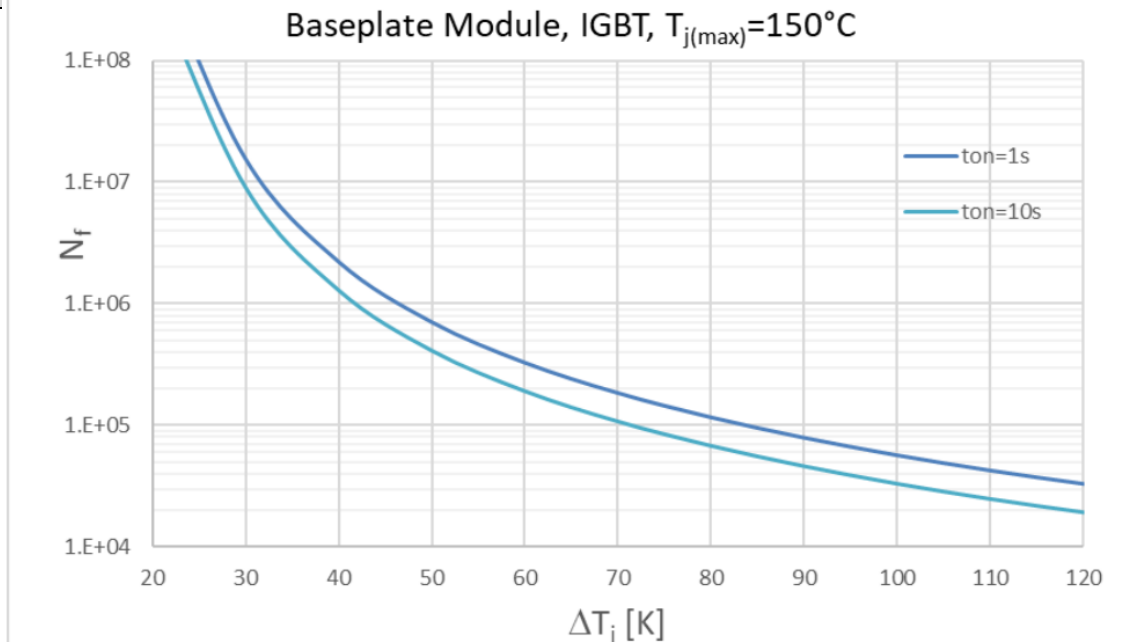
3.1 구리 베이스 플레이트, 솔더링 칩 및 알루미늄 본드 와이어 장착 모듈

이 모델은 SEMITRANS 및 SEMiX 제품군에 대해 유효합니다.

표 1: 전력 사이클 모델 "베이스 플레이트 모듈"의 매개변수

매개변수	값	설명
A_0	2.9E+09	기술 계수
A_1	60	낮은 ΔT 확장 계수
T_0 [K]	40	낮은 ΔT 확장의 초기 온도
λ [K]	17	낮은 ΔT 확장의 하강 상수
α	-4.3	Coffin-Manson 지수
E_a [J]	4.50E-20	활성화 에너지
k_B [J/K]	1.38E-23	Boltzmann 상수
C	1	시간 계수
γ	-0.75	시간 지수
kthickness	1 0.65 0.33	칩 두께 계수(2.5 참조)

그림 4:



$$N_f = A_0 \cdot A_1 e^{\left(\frac{-(\Delta T - T_0)}{\lambda}\right)} \cdot \Delta T_j^{\alpha} \cdot e^{\left(\frac{-(\Delta T - T_0)}{\lambda}\right)} \cdot e^{\left(\frac{E_a}{k_B \cdot T_{jm}}\right)} \cdot \frac{C + t_{on}^{\gamma}}{C + 2\gamma} \cdot k_{thickness}$$

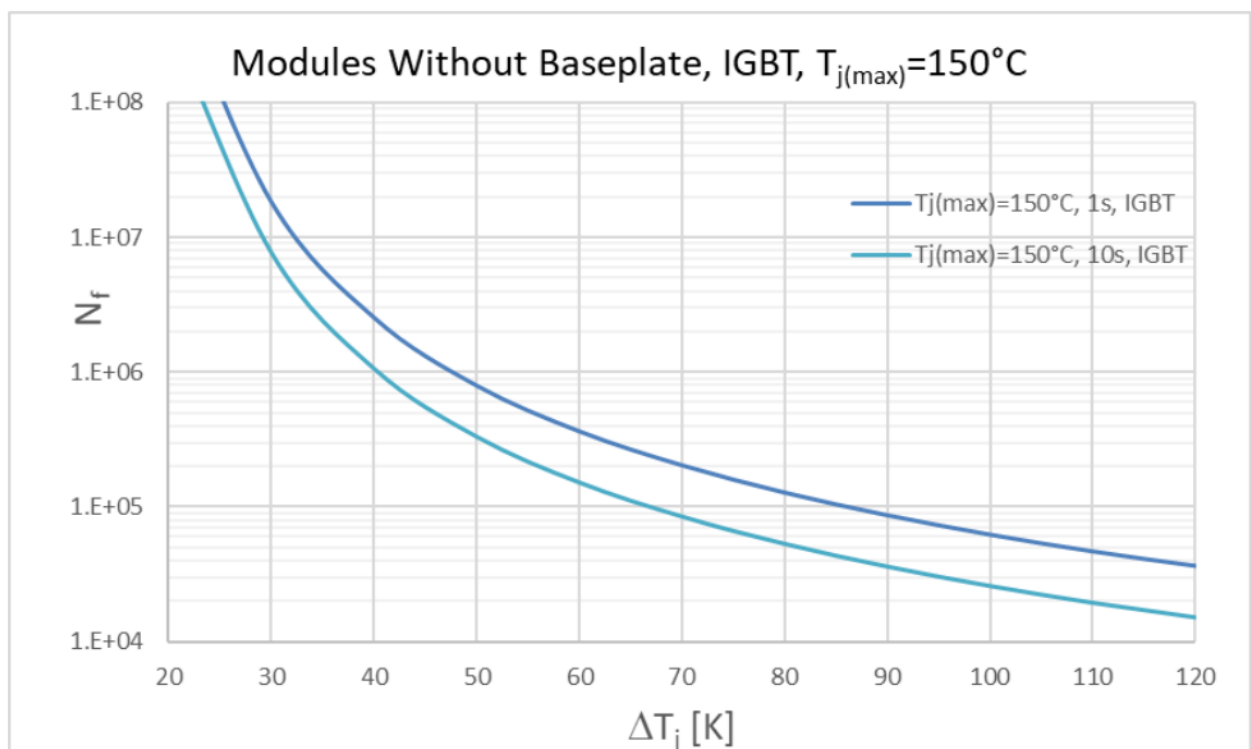
3.2 구리 베이스 플레이트, 솔더링 칩 및 알루미늄 본드 와이어 미장착 모듈

이 모델은 MiniSKiiP, SEMITOP, SKiiP3, SKiM4/5 제품군에 대해 유효합니다.

표 2: “베이스 플레이트가 없는 모듈” 전력 사이클 모델의 매개변수

매개변수	값	설명
A_0	2.90E+09	기술 계수
A_1	60	낮은 ΔT 확장 계수
T_0 [K]	40	낮은 ΔT 확장의 초기 온도
λ [K]	17	낮은 ΔT 확장의 하강 상수
α	-4.3	Coffin-Manson 지수
E_a [J]	4.50E-20	활성화 에너지
k_B [J/K]	1.38E-23	Boltzmann 상수
C	0.38	시간 계수
γ	-0.7	시간 지수
$k_{thickness}$	1 0.65 0.33	칩 두께 계수(2.5 참조)

그림 5: $t_{on}=1s$, $t_{on}=10s$, $T_{j(max)}=150^\circ C$ 조건에서 베이스플레이트 미장착 모듈의 IGBT 에 대한 N_f



$$N_f = A_0 \cdot A_1 e^{\left(\frac{-(\Delta T - T_0)}{\lambda}\right)} \cdot \Delta T_j^\alpha \cdot e^{\left(\frac{-(\Delta T - T_0)}{\lambda}\right)} \cdot e^{\left(\frac{E_a}{k_B \cdot T_{jm}}\right)} \cdot \frac{C + t_{on}^\gamma}{C + 2\gamma} \cdot k_{thickness}$$

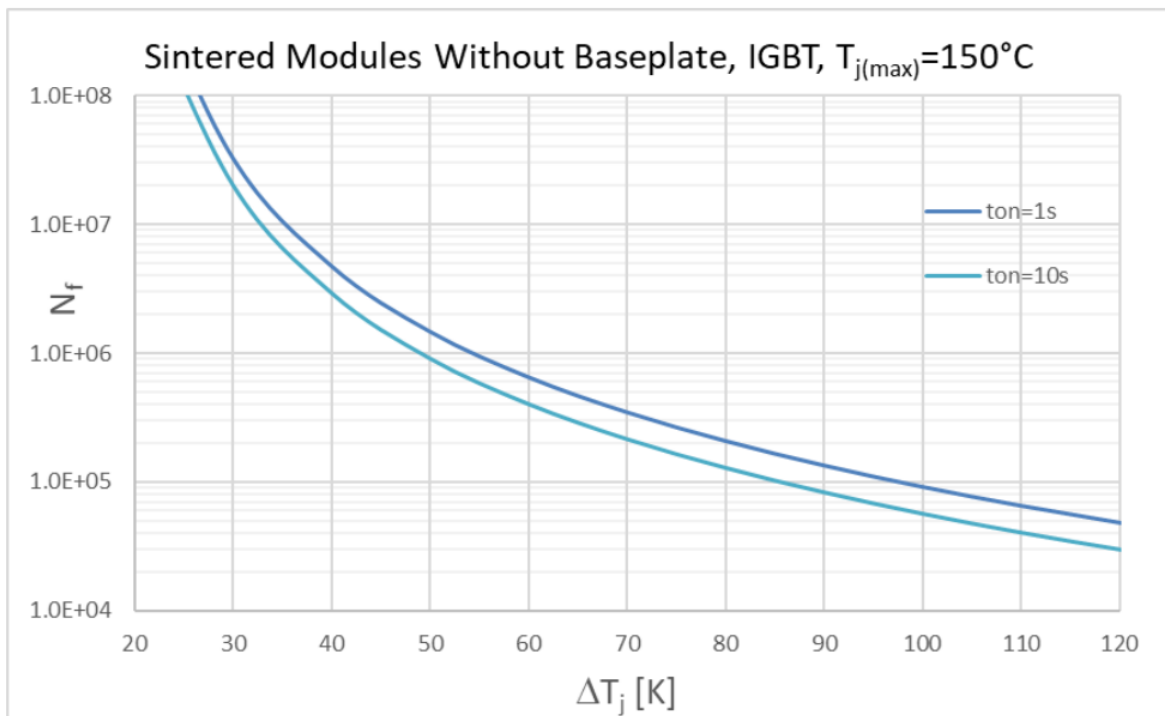
3.3 구리 베이스 플레이트, 단일 사이드 소결 칩 및 알루미늄 본드 와이어 미장착 모듈

이 모델은 SKiM63/93 및 SKiP4 제품군에 대해 유효합니다.

표 3: “소결 칩이 없는 모듈” 전력 사이클 모델의 매개변수

매개변수	값	설명
A_0	2.05E+11	기술 계수
A_1	60	낮은 ΔT 확장 계수
T_0 [K]	38	낮은 ΔT 확장의 초기 온도
λ [K]	17	낮은 ΔT 확장의 하강 상수
α	-4.3	Coffin-Manson 지수
E_a [J]	2.54E-20	활성화 에너지
k_B [J/K]	1.38E-23	Boltzmann 상수
C	1.44	시간 계수
γ	-1.21	시간 지수
$k_{thickness}$	1 0.65 0.33	칩 두께 계수(2.5 참조)

그림 6: $t_{on}=1s$, $t_{on}=10s$, $T_{j(max)}=150^\circ C$ 조건에서 베이스플레이트 및 단일 사이드 소결 칩 미장착 모듈의 IGBT 에 대한 N_f



$$N_f = A_0 \cdot A_1 e^{\left(\frac{-(\Delta T - T_0)}{\lambda}\right)} \cdot \Delta T_j^{\alpha} \cdot e^{\left(\frac{-(\Delta T - T_0)}{\lambda}\right)} \cdot e^{\left(\frac{E_a}{k_B \cdot T_{jm}}\right)} \cdot \frac{C + t_{on}^{\gamma}}{C + 2\gamma} \cdot k_{thickness}$$

기호 및 용어

문자 기호	용어
CTE [ppm/K]	열 팽창 계수
EOL	수명 종료
ΔT_j [K]	칩의 온도 스윙
T_j	가상 정션 온도
T_{jm} [K]	ΔT 의 중간온도 (절대 온도)
t_{on} [s]	펄스 지속 시간, 전력 사이클의 가열 시간(초)
V_f, V_{CE}, V_{DS}	반도체의 순방향 전압(다이오드, IGBT, MOSFET)

용어 및 기호에 대한 자세한 설명은 "애플리케이션 매뉴얼 전력 반도체"[2] 참고.

참고자료

- [1] www.SEMİKRON.com
- [2] A. Wintrich, U. Nicolai, W. Tursky, T. Reimann, "Application Manual Power Semiconductors", 2nd edition, ISLE Verlag 2015, ISBN 978-3-938843-83-3
- [3] M. Held, P. Jacob, G. Nicoletti, P. Scacco, M.-H. Poech "Fast Power Cycling lifetime of IGBT Modules in Traction Application", Power Electronic and Drive Systems 1997 („LESIT")
- [4] R. Bayerer, T. Herrmann, T. Licht, J. Lutz und M. Feller, „Model for Power Cycling lifetime of IGBT Modules - various factors influencing lifetime," 5th International Conference on Integrated Power Systems (CIPS), 2008.
- [5] U. Scheuermann, S. Schuler. "Impact of Test Control Strategy on Power Cycling Lifetime", Microelectronic Reliability 50, 2010
- [6] U.Scheuermann, R.Schmidt: "A New Lifetime Model for Advanced Power Modules with Sintered Chips and Optimized Al Wire Bonds", Proc. PCIM Europe 2013, 810-817.
- [7] M. Junghaenel, U. Scheuermann: "Impact of load pulse duration on power cycling lifetime of chip interconnection solder joints"; ESREF 2017
- [8] G. Zeng, R. Alvarez, C. Künzel, J. Lutz: "Power cycling results of high power IGBT modules close to 50 Hz heating process" EPE ECCE Europe 2019
- [9] N. Dornic, et al.: „Stress-Based Model for Lifetime Estimation of Bond Wire Contacts Using Power Cycling Tests and Finite-Element Modeling" IEEE Journal of Emerging and Selected Topics in Power Electronics, Bd. 7, 2019.
- [10] J. Lutz, C. Schwabe, Z. Guang, L. Hein, "Validity of power cycling lifetime models for modules and extension to low temperature swings", EPE 2020
- [11] F. Nehr, M. Kind, M. Montaine, U. Scheuermann, "Chip Area Impact on Power Cycling Lifetime of IGBT Modules", PCIM 2021

중요 정보 및 주의 사항

이 문서의 정보는 제품 특성에 대한 보증 또는 보장으로 간주되지 않을 수 있습니다("품질 보증"). 이 문서는 특정 애플리케이션에 따라 달라질 수 있는 일반적인 애플리케이션에서 예상되는 제품의 통상적인 특성만을 설명합니다. 따라서 사전에 각 애플리케이션에 대해 제품을 테스트해야 합니다. 애플리케이션 조정이 필요할 수 있습니다. SEMİKRON DANFOSS 제품의 사용자는 SEMİKRON DANFOSS 제품을 포함하는 애플리케이션의 안전에 대한 책임을 지며 특정 SEMİKRON DANFOSS 제품의 결함으로 인해 애플리케이션이 신체적 상해, 화재 또는 기타 문제를 초래하지 않도록 적절한 안전 조치를 취해야 합니다. 사용자는 애플리케이션 설계가 모든 관련 법률, 규정, 규범 및 표준을 준수하는지 확인할 책임이 있습니다. SEMİKRON DANFOSS의 공인 대리인이 서명한 서면 문서를 통해 SEMİKRON DANFOSS가 달리 명시적으로 승인한 경우를 제외하고, SEMİKRON DANFOSS 제품은 당해 제품의 고장 또는 그 제품 사용의 결과로 인해 인명 피해가 초래될 수 있음을 합리적으로 예상할 수 있는 애플리케이션에 사용할 수 없습니다. 제3자의 지적 재산권 미침해에 대한 보증을 포함하되 이에 국한되지 않는 이 문서에 제공된 정보의 정확성, 완전성 및/또는 그 이용과 관련하여 어떠한 확약이나 보증도 제공되지 않으며 어떠한 책임도 지지 않습니다. SEMİKRON DANFOSS는 애플리케이션 또는 제품의 사용으로 인해 발생하는 어떠한 책임도 지지 않으며 특허권, 저작권, 영업 비밀 또는 여타 지적 재산권이나 타인의 권리에 따른 라이선스를 양도하지 않습니다. SEMİKRON DANFOSS는 애플리케이션으로 인해 발생할 수 있는 제3자의 지적 재산권 미침해 또는 주장된 미침해에 대해 어떠한 확약이나 보증도 하지 않습니다. 이 문서는 이전에 제공된 모든 정보를 대체 및 대신하며 업데이트로 대체될 수 있습니다. SEMİKRON DANFOSS는 변경할 권리가 있습니다.

SEMİKRON-DANFOSS KOR

경기도 광명시 새빛공원로 67 광명역자이타워 A 동 1207~1212 호

• Tel: +82-2-6370-4799 • Fax: +49 911-65 59-262

sales.skcor@semikron-danfoss.com